

METHOD AND DEVICE FOR MULTICASTING OF ATM CELL

Publication number: JP8214001

Publication date: 1996-08-20

Inventor: ROBAATO BURAUNHIRU; JIYON SHII AARU
BENETSUTO

Applicant: FORE SYSTEMS INC (US)

Classification:

- international: H04Q3/00; H04L12/18; H04L12/56; H04Q11/04;
H04Q3/00; H04L12/18; H04L12/56; H04Q11/04; (IPC1-
7): H04L12/28; H04L12/18; H04Q3/00

- European: H04L12/18; H04Q11/04S2

Application number: JP19950234260 19950912

Priority number(s): US19940305576 19940914; US19940330381 19941027

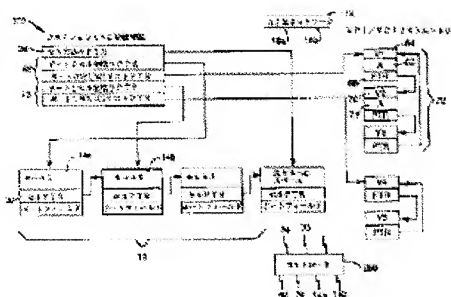
Also published as:

US6310879 (B2)
US2001014096 (A1)
CA2151180 (C)

[Report a data error here](#)

Abstract of JP8214001

PROBLEM TO BE SOLVED: To efficiently multicast ATM cells by using a less number of memories. **SOLUTION:** A first ATM cell pointer 62 related to a first port 18a and a second ATM cell pointer 76 related to a second port 18b have first ATM cells 14a. The pointer 62 indicates a first node 64 having a first address 66 and a node address pointer 68. A second node 70 having a second address 71 exists and the node address pointer 68 of the first node 64 indicates a second node 70. Each node forms a link list 72 of addresses and a first ATM cell 14a has a cell pointer 20. A multicasting system has a second ATM cell 14b and the cell pointer 20 of the first ATM cell 14a indicates the second ATM cell 14b. The first and second ATM cells 14a and 14b form a link list 14b. The multicasting system has a controller 250 and a write pointer 26.



(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平8-214001

(43)公開日 平成8年(1996)8月20日

(51)Int.Cl.⁶

識別記号

庁内整理番号

F I

技術表示箇所

H 0 4 L 12/28

12/18

H 0 4 Q 3/00

9466-5K

H 0 4 L 11/ 20

D

9466-5K

11/ 18

審査請求 未請求 請求項の数22 O L (全 17 頁)

(21)出願番号

特願平7-234260

(22)出願日

平成7年(1995)9月12日

(31)優先権主張番号 0 8 / 3 0 5 5 7 6

(32)優先日 1994年9月14日

(33)優先権主張国 米国 (U S)

(31)優先権主張番号 0 8 / 3 3 0 3 8 1

(32)優先日 1994年10月27日

(33)優先権主張国 米国 (U S)

(71)出願人 595130849

フォア システムズ, インコーポレイテッド

FORE SYSTEMS, INC.

アメリカ合衆国 15086-7535 ペンシルベニア, ウォレンデイル, ソーン ヒルロード 174

(72)発明者 ロバート ブラウンヒル

アメリカ合衆国 16066 ペンシルベニア, クランベリー, マクドナルド ドライブ 127

(74)代理人 弁理士 丸山 敏之 (外2名)

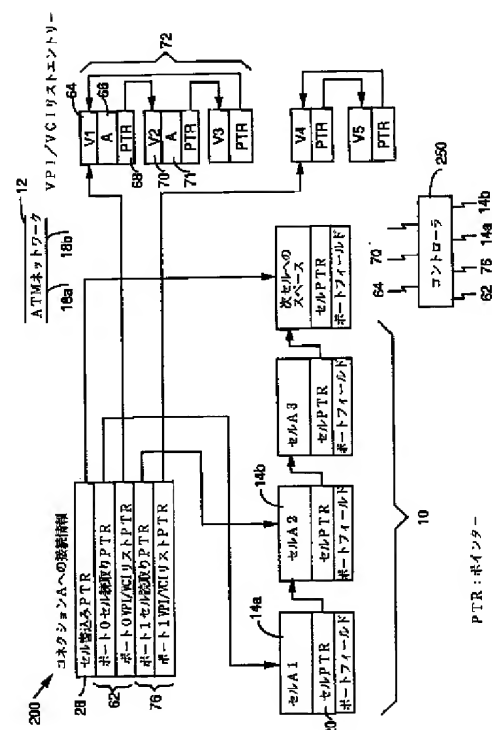
最終頁に続く

(54)【発明の名称】 ATMセルをマルチキャストする方法と装置

(57)【要約】 (修正有)

【課題】 少ないメモリを用いてATMセルのマルチキャストを効率よく行う。

【解決手段】 第1ポート18aに関連した第1ATMセルポインター62と第2ポート18bに関連した第2ATMセルポインター76は、第1ATMセル14aを有する。第1ATMセルポインター62は、第1アドレス66とノードアドレスポインター68を有する第1ノード64を指す。第2アドレス71を有する第2ノード70があり、第1ノードのノードアドレスポインター68は第2ノードを指す。各ノードはアドレスのリンクリスト72を形成し、第1ATMセルはセルポインター20を有する。マルチキャストシステムは、第2ATMセル14bを有し、第1ATMセルのセルポインターは第2ATMセル14bを指す。第1及び第2ATMセルは、ATMセルのリンクリスト10を形成する。マルチキャストシステムには、コントローラ250及び書き込みポインター26を有する。



【特許請求の範囲】

【請求項1】 少なくとも第1ATMセルポインター機構とデータを有している少なくとも第1セルであって、前記ATMセルポインター機構は、第1ATMセルを示しており、

第1ATMセルの為の第1アドレスとノードアドレスポインターを有する第1ノードであって、前記第1ATMセルポインター機構は第1ノードを示しており、

第1ATMセルの為の第2アドレスを有する第2ノードであって、第1ノードの前記アドレスポインターは、第2ノードを示し、前記第1ノードと第2ノードはアドレスのリンクリストを構成しているATMネットワークの為のマルチキャストシステム。

【請求項2】 第1ATMセルポインター機構、第1ノード及び第2ノードと連結したコントローラを具え、該コントローラは第1ATMセルを第1アドレスへのポートから伝送し、次に第2アドレスへ伝送する請求項1に記載のシステム。

【請求項3】 第1ATMセルポインター機構は、第1セルを示している第1セル読み取りポインターと、第1セルが送られるべきアドレスのリンクリスト中のノードを示すアドレスポインターを具えている請求項2に記載のシステム。

【請求項4】 アドレスのリンクリストの各ノードは、新しいVPI情報、新しいVCI情報、最終コネクションであることを表示するビットと、アドレスのリスト中最終のエントリーであることを表示するビットとを具えている請求項3に記載のシステム。

【請求項5】 ノード中の最終表示ビットが設定され、アドレスポインターがそのノードを示している時、第1セルは、ノード中のVPI及びVCI情報と一緒にコントローラによって送信され、それ以外の場合は、第1セルはノードからのVPI情報だけを伴って送信される請求項4に記載のシステム。

【請求項6】 アドレスのリンクリスト中の最終エントリーがノード中において設定された時、第1セルが送信され、第1セル読み取りポインターはコントローラによって第2ATMセルを示す請求項5に記載のシステム。

【請求項7】 第1ATMセルが送られるべき第1アドレスを有する第1ノードを読取る工程と、第1ATMセルをポートから第1アドレスへ送信する工程と、第1ATMセルをポートから第2アドレスへ送信する工程とを行うATMセルをマルチキャストする方法。

【請求項8】 第2ノードを読取る工程の以前に、第1ノードに連繋し、第2ノードを示すノードアドレスポインターを読取る工程を有し、該第1及び第2ノードはアドレスのリンクリストを形成している請求項7に記載の方法。

【請求項9】 第1ノードを読取る工程の以前に、第1

ATMセルを示す第1ATMセル読み取りポインターを読取る工程を有する請求項8に記載の方法。

【請求項10】 第1ノードを読取る工程の以前に、第1ノードに対するアドレスポインターを読取る工程がある請求項9に記載の方法。

【請求項11】 送信する工程の以前に、第1アドレスが最終アドレスである場合、新VPIとVCIを第1ATMセルへ挿入する工程がある請求項10に記載の方法。

【請求項12】 送信する工程の以前に、第1アドレスが最終アドレスでない場合には、新VPIを第1ATMセルへ挿入する工程が有る請求項11に記載の方法。

【請求項13】 第1ノードに関連したアドレスポインターを読取る工程の後、アドレスポインターが第2ノードを示す工程がある請求項12に記載の方法。

【請求項14】 第1ATMセルを第2アドレスへ送信する工程の後、第1ATMセルをアドレスのリンクリスト中の追加ノードにある追加アドレスへ第1ポートから次々と送信し、ノードがアドレスのリンクリスト中の最終エントリーに達するまで行い、ATMセル読み取りポインターが第2ATMセルを示し、アドレスポインターがアドレスのリンクリストの第1ノードを示す工程が有る請求項13に記載の方法。

【請求項15】 第1セル読み取りポインターが示している、第1ATMセルを読取り、第1ATMセルを第1ポートから第1アドレスへ送信し、第1ATMセルを第1ポートから第2アドレスへ送信すべきか否かを判断し、

第1ATMセルが第1ポートから第2アドレスへ送信される場合、アドレスポインターが示している第1アドレスを有する第1ノードのノードアドレスポインターを読取り、第1ノードの前記ノードアドレスポインターは第2アドレスを有する第2ノードを示しており、

第1ATMセルが第1ポートから任意のアドレスへの送信が完了された時、第2ATMセルを示しているセルポインターを読取る工程を含んでいるATMセルをマルチキャストする方法。

【請求項16】 第1ATMセルはセルポインターを具え、セルポインターを読取る工程は第2ATMセルを示している第1ATMセルのセルポインターを読取る工程を含んでいる請求項15に記載の方法。

【請求項17】 セルポインターを読取る工程の後、第2ATMセルを読取る工程が有る、請求項16に記載の方法。

【請求項18】 ノードアドレスポインターを読取る工程の後、第2ノードの第2アドレスを読取る工程が有る請求項17に記載の方法。

【請求項19】 第1ポートに関連した第1ATMセルポインター機構と第2ポートに関連した少なくとも第2ATMセルポインター機構と、

少なくとも第1 ATMセルであって、前記第1 ATMセルポインター機構と第2 ATMセルポインター機構は第1 ATMセルを示しており、

第1 アドレスとノードアドレスポインターを有する第1 ノードであって、前記第1 ATMセルポインター機構は第1 ノードを示しており、

第2 アドレスを有する第2 ノードであって、第1 ノードのノードアドレスポインターは第2 ノードを示し、前記第1 及び第2 ノードはアドレスのリンクリストを構成しているATMセルネットワークの為のマルチキャストシ

10

ステム。
【請求項20】 第1 ATMセルはセルポインターを有し、かつ第2 ATMセルを具えており、第2 ATMセルを示している第1 ATMセルのセルポインターによって、第2 ATMセルを示し、前記第1 ATMセルと第2 ATMセルはATMセルのリンクリストを形成している請求項19に記載のシステム。

【請求項21】 ポインターが読取られるべき時期と、ATMセルがポートから送信される時期と、どのアドレスによるかを制御するコントローラを具え、該コントローラはノード、セル及びポインターと関連している請求項20に記載のシステム。

20

【請求項22】 ATMセルのリンクリスト中最終ATMセルを示す書込みポインターを有する請求項21に記載のシステム。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 この発明はATMセルのマルチキャストに関連している。より具体的には、この発明は複数のアドレスに対して複数のまたは単一のポートを

30

【0002】

【従来の技術及び解決しようとする課題】 ATM(asynchronous transfer mode 非同期転送モード)は統合(integrated)デジタルネットワークでの通信を行うために用いられる。このネットワークを通して、ATMセルは予定された目的地へと運ばれる。しかしネットワークの複雑さや、それへの要求により、ネットワーク中におけるセル(cell)に関する流れの制御を含めた問題が存在する。さらには、マルチキャスト(multicast)(すなわち1つのATMセルを複数の目的地へ配送すること)を行う上においては、複数の目的地へ向かうセルを記憶するためのメモリーの利用にも注意が払われる必要がある。理想的には、可能な限り最小量のメモリーを利用することにより、すべての異なる目的地へ配送されようとするセルを維持されるべきである。この発明においては、マルチキャストを行う上での複数の接続先へセルを配送するための効率のよい方法を提供する。

【0003】 マルチキャストの機能は、個々のATMセルを、ATMスイッチシステムの複数の出力ポートによ

50

って配送されることに限定するか、又は個々の出力ポートが、複数回個々のATMセルを配送することを含んでもよい。この前者においては、異なる出力ポートにマルチキャストATMセルが配送された瞬間、同じアドレス情報(VPIやVCIとして知られているもの)を持つように接続アドレスを制限することも可能である。この後者においては、マルチキャストATMセルのコピーが、それぞれに異なるVPI及び/又はVCIを持ち、セルの各コピーが最終的な目的地に配送されることが必要である。複数のVPI/VCIを用いたATMスイッチにおいて、マルチキャストを実行する従来技術としては、ATMスイッチングシステムのどこかの段階において、セルのコピーを複数作り、蓄える技術があげられる。

【0004】 この発明は、セルを配送する各瞬間に、望ましくは異なったVPI/VCIを用いながら、セルをマルチキャストする効率のよい手法と装置に関するものである。セルの複数回の転送は、ATMスイッチ装置の同じ出力ポートもしくは異なる出力ポートで生じる。重要な革新点は、異なるVPI/VCIを用いているセルを転送する際に、個々のセルの複数のコピーを作る必要をなくした点にある。

【0005】

【課題を解決するための手段】 この発明は ATMネットワークにおけるリンクリスト(linked list)に関係するものである。まずこのリンクリストは第1のセルを具えている。このリンクリストは複数の読込み用ポインターも含む。そして各読込み用ポインターは、1つのポートに対応づけられている。各読込み用ポインターは、第1のセルを示している。

【0006】 この発明は、ATMネットワーク用のマルチキャストシステムにも関係している。このシステムは、セルが通る第1のポートを含む。このシステムは第1のポートを指し示す一つの読込みポインタをも含む。マルチキャストシステムは、これに加えセルが通るために、少なくとも第2のポートを含む。そして第2のポートに関連して、少なくとも第2の読込みポインタも含む。マルチキャストシステムは、それぞれの読込みポインタが示すセルを含む。さらには、マルチキャストシステムは、読込みポインタがセルを読み込んだ時に、読込みポインタを制御するための制御部も含む。この装置は複数のセルを含むことが望ましい。それぞれのセルは次のセルを指し示すセルポインターを持つ。複数のセルがリンクリストを形成する。制御部は、読込みポインタが示していたセルが読み込まれた後に、そのセルにひきつづく次のセルに読込みポインタを移す。

【0007】 この発明は、マルチキャストを行うための手法をも含む。この手法には、第1の読込みポインタと、少なくとも第2の読込みポインタを作るための段階を含む。それぞれの読込みポインタは、第1の、そして第2のポートにそれぞれ対応する。それぞれの読込み用

5

ポインターはセルを指している。然る後ポートを選択する段階がある。その次に読みポインタがポートを指すようにする段階がある。そこで読みポインタが指し示すセルを読み込む段階がある。好ましくはそのセルはデータを含み、そしてまた第2のセルがある場合は、その第2セルを指し示すポインターを含む。そうすることで、第1のセルと少なくとも第2のセルはリンクリストを構成する。

【0008】この発明はATMネットワークのためのマルチキャストシステムに関する。マルチキャストシステムは少なくとも第1のATMセルを指し示す機構からなる。マルチキャストシステムはデータを持つ少なくとも第1のセルを含む。第1のATMセルポインター装置は、その第1のATMセルを指し示す。このマルチキャストシステムは、第1のATMセルとノードアドレスポインタとのアドレスを持つ第1のノードを含む。ATMセルを指し示す第1の機構は第1のノードを指し示す。このマルチキャストシステムは、第1のATMセルの第2のアドレスを持つ第2のノードを持つ。第1のノードのノードアドレスポインターは、第2ノードを指し示す。第1のノードと第2のノードは、アドレスのリンクリストを構成する。マルチキャストシステムは、第1のATMセルポインター装置と、第1のノードと、第2のノードとを制御するための制御部を含むことが望ましい。制御部は第1のATMセルがポートから第1のアドレスに向けて配送され、そして次に第2のアドレスに向けて配送される様にする。

【0009】この発明は1つのATMセルをマルチキャストする方法に関するものである。この方法は、第1のATMセルが送られるべき第1のアドレスをもつ第1のノードを読みだす段階を含む。そして第1のATMセルを、第1のアドレスに向けてポートから送り出す段階を含む。そのあと、第1のATMセルが送られるべき第2のアドレスをもつ第2のノードを読み込む段階を含む。そして第1のATMセルを第2のアドレスに向けて送り出す段階を含む。

【0010】この発明はATMセル（複数）をマルチキャストする方法に関するものである。この方法は第1のセルの読みポインタが指し示す第1のATMセルを読み込む段階を含む。そして第1のアドレスに向けて第1のポートから第1のATMセルを出力する段階を含む。次に第1のATMセルが第1のポートから第2のアドレスに向けて出力される必要があるかどうかを判断する段階がある。次に第1のATMセルが第1のポートから出力することが完了した後に、第2のATMセルを指し示すセルポインターを読み込む段階がある。

【0011】この発明はATMネットワークにおけるマルチキャストシステムに関するものである。マルチキャストシステムは、第1のポートと関連する第1のATMセルポインター機構を含む。マルチキャストシステムは

6

第2のポートと関連する少なくとも第2のATMセルポインター機構を含む。マルチキャストシステムは少なくとも第1のATMセルを含む。第1のATMセルポインター機構と第2のATMセルポインター機構は、第1のATMセルを指し示す。第1のアドレスとノードアドレスポインターをもつ第1のノードがある。第1のATMセルポインター機構は第1のノードを指し示す。第2のアドレスをもつ第2のノードがある。第1のノードのノードアドレスポインターは第2のノードを指し示す。第1のノードと第2のノードは、アドレスのリンクリストを作る。第1のATMセルはセルポインターをもつことが望ましい。マルチキャストシステムは第2のATMセルをもつことが望ましい。第1のセルのセルポインターは、第2のATMセルを指し示す。第1のATMセルと第2のATMセルは、ATMセルのリンクリストを作る。マルチキャストシステムは、制御部を有しており、ポインターが読み込まれるべき時期、ATMセルがポートから転送されるべき時期、及びそのアドレスを制御する。制御部は、ノードと、セルと、ポインターに連繫している。マルチキャストシステムは、ATMセルのリンクリストの最後尾のATMセルを指し示す書き込みポインターを持つ事が望ましい。

【0012】望ましくは、ATMコネクションが張られるたびに、VPI/VCIのリンクリストは、そのコネクションを転送する出力の度に記憶される。セルを送信する際には、構成されたVPI/VCIのリストのそれぞれに対して一度ずつ、そのリストの内容それぞれに含まれるVPI/VCIを用いて、指定された出力から送信される。VPI/VCIのリストの最後まで到達した時点において、その出力ポートのためのそのATMセルの読み込みは終了しており、そのコネクションと出力ポートのための次のATMセルの読み込みが再びVPI/VCIリストの先頭から開始される。

【0013】VPI/VCIリストには、いくつかのポインターが必要である。それぞれのコネクションのそれぞれのポートに対して、VPI/VCIリストの中の現在のエントリーを指し示すポインターが存在する。セルが読み込まれるたびにVPI/VCIのリストへのポインターはVPI/VCIが使われるべきエントリーを指し示していて、転送されたセルのVPI/VCIとして使われる。またセルが読み込まれるたびにVPI/VCIリストへのポインターはVPI/VCIリスト中の次のエントリーを指し示すように更新される。

【0014】VPI/VCIリストのエントリーの1つは、最後のエントリーとして設定される。ひとたびこの最後のエントリーに到達したなら、読み込まれたセルは全てのVPI/VCIへ既に送信された事を意味し、そのセルがそれ以降そのポートから読み出される事はない。もし次にそのコネクションの出力ポートからの読み出しが行われる時には、そのコネクションにおける次のセルが送り出される。

【0015】

【発明の効果】この新しい技術には次の利点がある。この技術により、同じ出力ポートからでも異なった出力ポートからでも、セルが複数回転送される事を可能にすると同時に、そのセルが転送ごとに異なるVPI/VCIを持つ事をも可能とする。いくつものセルのコピーをATMスイッチのネットワークのどこかに蓄えたりする事なく、複数のVPI/VCIに対してセルをマルチキャストする事を可能とする。これにより複数のセルのコピーを保持するためのメモリーも、必要とされる帯域幅も節約される。そのコネクションのセルの流れを妨害する事なく、コネクションの出力のVPI/VCIのリストを変更する事ができる。

【0016】

【発明の実施の形態】図を参照するにあたり何枚かの図の中で引用する図中の同じ数字は、ほぼ同じもしくは同一の部分を示す。特に図1には、マルチキャストを行うATMネットワーク(12)のためのリンクリスト(10)が示されている。リンクリスト(10)は第1のセル(14)を有する。リンクリスト(10)は複数の読み込み用ポインター(16)を有する。それぞれの読み込み用ポインター(16)はポート(18)と関連づけられている。また、その読み込み用ポインター(16)は第1のセル(14)を指し示している。ポート(18)は、ここで意図しているのは、スイッチ内部のポート、例えばスイッチのある段階、もしくはスイッチの外部ポートを意味する。

【0017】リンクリスト(10)は少なくとも第2のセル(14b)を含む事が望ましい。そしてそれぞれのセル(14)は、それが最後のセル(14c)でない限り、セルポインター(20)を含み、それは次のセル(14)を指し示す。もし、読み込みポインタの管理の手間を最小にする事のほうが、メモリーの利用を少なくする事よりも重要であるのなら、最後のセル(14c)を解放せずに管理する事もできる。この様にすることで、読み込みポインタが存在する状態の間まで保持する事ができ、新しくリンクリスト(10)を作成するたびに、いちいち読み込みポインタを書き直す必要がなくなる。もし、メモリーの利用の方が全ての構成において貴重であるのなら、最後のセル(14c)を解放する事もできる。

【0018】リンクリスト(10)は最後のセル(14c)を指し示す書き込み用ポインター(22)を持つ事が望ましい。それぞれのセル(14)は、セル(14)が出力されるべき全てのポート(18)を表すカウンタ(24)を含む事ができる。リスト(10)はそれぞれの読み込み用ポインター(16)に対応する停止用ポインター(26)を持つ事ができる。この停止用ポインター(26)は、対応するポート(18)から最後のセルが出力されようとしていることをあらわす。

【0019】この発明はATMネットワーク(12)のためのマルチキャストシステム(28)を含む。このシステム(28)はセル(14)が通過する第1のポート(18a)を含む。こ

のシステム(28)はさらには第1のポート(18a)に対応する読み込みポインタ(16a)を含む。マルチキャストシステム(28)はさらに少なくともセル(14)を通過させる第2のポート(18b)をも含む。システム(28)は第1のポート(18a)に関係づけられた第1の読み出し用ポインター(16a)も含む。マルチキャストシステム(28)は、セル(14)が通るために、少なくとも第2のポート(18b)を含む。そして第2のポート(18b)に関係づけられた第2の読み込みポインタ(16b)も存在する。マルチキャストシステム(28)はそれぞれの読み込みポインタ(16)が指し示すセル(14)を含む。さらには、マルチキャストシステム(28)は、図6に示されている通り、読み込みポインタ(16)がセル(14)を読み込む動作を制御する制御部(30)を含む。システム(28)は複数のセル(14)を含む。それぞれのセル(14)は、次のセルを指し示すためのセルポインター(20)を持つ。複数のセル(14)はリンクリスト(10)を作る。制御部(30)は、読み込み用ポインター(16)が指し示すセル(14)が読み込まれた時に、読み込みポインタ(16)を次のセル(14)を指し示すように変更する。

【0020】システム(28)はリンクリスト(10)の最後のセル(14c)を指し示すための手段もしくは機構を含む事が望ましい。このリンクリスト(10)の最後のセル(14c)を指し示すための手段もしくは機構が、書き込みポインター(22)である。それぞれのセル(14)はカウンタ(24)を持ち、セル(14)が送り出される全てのポート(18)を識別する。この制御部(30)は読み込み用ポインター(16)が指し示すセル(14)が読み込まれると、ポート(18)をカウンタ(24)から取り除く。さらに、システム(28)はそれぞれの読み込み用ポインター(16)に対応する停止用ポインター(26)をもつ。停止用ポインター(26)は最後のセル(14c)がポート(18)から出力されようとしている事を示す。セルがリンクリスト(10)中の最後のセル(14c)である場合を除き、セル(14)が送信されるであろう他のポート(18)及びカウンタ(24)中にポート(18)が無いときは、制御部(30)はセル(14)を解放する。

【0021】この発明はさらにマルチキャストのための手法も含む。この手法は第1の読み込みポインタ(16a)と少なくとも第2の読み込みポインター(16b)を作成する段階を含む。それぞれの読み込みポインタ(16)は第1のポート(18a)と第2のポート(18b)にそれぞれ対応している。それぞれの読み込みポインタ(16)はセル(14)を指し示す。その次にポート(18)を選択する段階を含む。続いて読み込みポインタ(16)をポート(18)に割り振る段階がある。そして次に読み込みポインタ(16)が指し示しているセル(14)を読み込む段階がある。そのセルはデータを持ち、もし第2のセルがあるのなら、セル(14)は第2のセル(14b)を指し示すセルポインター(20)を含む事が望ましい。第1のセル(14a)と少なくとも第2のセル(14b)は、リンクリスト(10)を作る。

【0022】読み込み段階の後、読み込みポインタ(16)が

セル(14a)のセルポインター(20)によって指し示されている第2のセル(14b)を指し示ようにする段階がある。読み込み段階の後、セル(14a)をポート(18a)から送出する段階もある。読み込みポインタ変更の段階の後、セル(14a)を少なくとも1つ以上の他のポート(18)から送出する必要があるかどうかを確認する段階がある。この確認段階のあと、もしセル(14a)が送出されるポート(18)が他にないのであれば、セル(14a)を解放する段階を含む事ができる。

【0023】セル(14)はセル(14)が出力される全てのポート(18)を区別するためのカウンタ(24)を含む事が望ましい。送出段階の後、ポート(18a)をカウンタ(24)から取り除く段階を含む事が望ましい。解放段階には、セルが出力されるポート(18)が他になく、セルが出力されるポートがカウンタ(24)にもなく、そしてセル(14)がリンクリスト(10)の中の最後のセル(14c)でない場合にセル(14a)を解放する段階を含む。

【0024】読み込みポインタ変更段階の後、ポインター(16a)が指している第2のセル(14b)を読み込む段階がある。セルを解放する段階には、セル(14)が出力されるべきポート(18)の数と同じ値を持つカウンタ(24)を1だけ減少させる段階を含む。

【0025】確認段階はポート(18)用の停止用ポインター(26)の値をポート(18)のための正しいポインターの値(22)に準備する段階を含む。ポインター(20)はポート(18)から出力されることになる最後のセル(14c)を指し示す。または、読み込み段階の後、セル(14)のステータスフィールド(34)(status field)からのポート(18)に対するビット(32)をクリアする段階を設けてもよい。そして解放段階には、セル(14)のステータスフィールド(34)が空であり、カウンタ(24)の値が0に等しく、セル(14)がリンクリストの最後のセル(14c)でない場合に、セル(14)を解放する段階を含む。

【0026】代りの段階の実施例においては、マルチキャストの為の手法には、ポート(18)を選択する段階を含む。そして、読み込みポインタ(16)をポート(18)を指すようにする段階がある。次に読み込みポインタ(16)が指しているセル(14)を読み込む段階がある。次にセル(14)をポート(18)から送り出す段階がある。そして、セル(14)が送り出されるべき全てのポート(18)を表わすカウンタ(24)からポート(18)を取り除く段階がある。次に、もし第2のセル(14b)がある場合に、セル(14a)のセルポインター(20)が指している第2のセル(14b)を読み込みポインタ(16)が指すようにする段階がある。セル(14a)が出力されるべきポート(18)が少なくとも一つあるかどうかを調べる段階がある。次に、もしセル(14a)が出力されるべきポート(18)が他になく、カウンタ(24)の中にポート(18)がなく、セル(14a)がリンクリスト(10)の最後のセル(14c)でない場合に、セル(14a)を解放する段階がある。

【0027】上記指し示す段階の後、読み込みポインタ(16)が指している第2のセル(14b)を読み込む段階がある。確認段階はポート(18)のための停止ポインター(26)の値をポート(18)のための書き込みポインター(22)の値と比較をする段階を含む事ができる。書き込みポインター(22)はポート(18)から出力される最後のセル(14c)を指している。または、上記指し示す段階の後、セル(14)のステータスフィールド(34)の中のポート(18)に対応するビット(32)をクリアする段階が存在してもよい。解放段階は、ステータスフィールド(34)が空でカウンタ(24)の値が0であり、セル(14)がリンクリスト(10)の最後のセル(14c)でない場合に、セル(14)を解放する段階を含む事ができる。

【0028】複数のセルを含む場合の装置の操作のなかで、セル(C1)はシステム(28)のために作られている。ポート1、ポート2、ポートNに対応する読み込みポインタRa1、Ra2、RaNはそれぞれ、セルC1を指している(第1の添字(ここではa)は接続を示している。第2の添字(ここでは1)はポートを示している。つまり、Ra1はコネクションaとポート1に関連づけられた読み込みポインタをあらわしている)。セル(C1)のカウンタ(24)は、セル(C1)を出力として受け取るポートの数である3にセットされ、そしてステータスフィールド(34)はセル(C1)が出力されるポートを識別するためのビット(32)をもつ。同様に書き込みポインタWaはセルC1を指しており、そしてそのセル(14)は最後のセル(14c)となっている。書き込みポインタWaは3にまで増加され、それはセルC1を受け取るポートの数である。さらに、書き込みポインタWaはステータスフィールド(34)を持ち、それはC1が出力されるポートそれぞれに対応したビットで埋められた基準ステータスフィールドとして機能する。図2を参照。加えて、読み込みポインタRa1、読み込みポインタRa2、読み込みポインタRaN、にそれぞれ対応している停止ポインターSa1、停止ポインターSa2、停止ポインターSa3は、どのポートも外される工程に該当していないので、何も指さない。

【0029】ここでは例として、次に、ポート2をリンクリスト(10)のセルを読み込まないようにして、そしてセルC2とC3をC1で始まるリンクリスト(10)に付け加える。C2が付け加えられたとき、セルC1のセルポインター(20)はセルC2を指し示す。セルC2のカウンタ(24)は2に増加され、その値はポート1とポートNの2つのポートにセルC2が出力されることを表す。同様に、セルC2のステータスフィールド(34)はセルC2がポート1とポートNとに出力されることを示すために、第1のポートと第Nのポートに対応する場所を教えるビット(32)を持つ。さらに、セルC2はセルC3を指し示すセルポインター(20)を持つ。セルC3のカウンタも2に増加され、ポート1とポートNのためのステータスフィールド(34)の対応する場所をビット(32)に教える。さらには読み込みポインタ

WaはセルC3がリンクリスト(10)の最後のセル(14c)であるから、現在はセルC3を指す。読込みポインタWaのカウンターの値は、セルC1、C2、C3を持つリンクリスト(10)が出力されるのは2つのポートしかないため、2にセットされる。そして、その基準ステータスフィールド(32)はポート1の場所とポートNの場所に対応する2つのビットしか立っていない。なぜなら、ポート2はセルC2とC3が加えられる以前に外されていたからで、ポート2の存在をそれらのセルは全く知らないからである。セルC1がシステム(28)で作られたときにポート2が存在したので、セルC1はまだポート2の存在を知っている。またポート2がリンクリスト(10)のセル(14)を読まないようにするために、停止ポインタSa2はセルC1を指すように変更される。ポート(18)がリンクリスト(10)のすべてのセル(14)から取り除かれた時に限り、そのポートが取り除かれたところであるリンクリスト(10)の最後のセルを停止ポインタ(26)は指し示す。図3を参照。

【0030】次に例示的として、ポート1から2回読み込まれ、その後ポートNからリンクリスト(10)を1回読み込んだとする。ポート1が最初に読み込んだ時、セル(C1)はポート1に送り出され、読込みポインタ(Ra1)はセル(C1)のセルポインタ(20)が指し示すところのセル(C2)に移される。停止ポインタ(Sa1)がセル(14)のどこも指していないため、読込みポインタは次のセルへと移動する事が許される。ポート1はセル(C1)を既に読み込んだため、ポート1は、今後セル(C1)を読み込むことがないという事実のために、セル(C1)のカウンター(24)は、1減らされる。加えてポート1はすでにセルC1を読み込んだため、今後セル(C1)を読み込むことがないという事実を反映して、セルC1のステータスフィールド(34)の中のビット(32)はクリアされる。そして、ポート1のための読込みポインタ(Ra1)は、セルポインタ(20)が指し示すセルであるセル(C3)を指すようになる。リンクリスト(10)に関連した2つのポートが存在すること及び基準ステータスフィールドがそれら2つのポートはポート1とポートNであることを、このカウンタが依然示しているので、読取りポインタ(Wa)は変更されない。次にポートNが読み込まれ、セル(C1)がポートNから送り出される時にセル(C1)のステータスフィールド(34)のポートNに対応するビット(32)はクリアされ、セル(C1)のカウンター(24)は1減らされる。読込みポインタ(RaN)はセル(C1)のセルポインタ(20)が指すところのセル(C2)を指し示すように移される。停止ポインタ(SaN)がどのセルにも向けられていないため、ポインタ(RaN)はセル(C2)に移動する。図4を参照するとよい。

【0031】ポート2が読み込まれた時、停止ポインタ(Sa2)がセル(C1)を向いているためポート2は停止する。このことは読込みポインタ(Ra2)は、それがセル(C1)を指した時に、リンクリスト(10)のセル(14)を読み込むのを止めることを表す。そして、読込みポインタ(Ra

2)はどこも指さないように変更される。セル(C1)はそのカウンタを0にまで減じ、ポート2に対応するステータスフィールド(34)のビット(32)はクリアされる。カウンタが0で、ステータスフィールドのビットがなにもないために、セル(C1)を受け取るべきポートは無いことになり、セル(C1)は解放される。図5参照。

【0032】所定ポートがリンクリスト(10)のマルチキャストから除外される位置にある時の書込みポインタの値に設定された停止ポインタ(26)が存在することにより、接続するとセルが消去される様な多数のポートが可能となる。停止ポインタは、あるポートを取り除く事、さらにリンクリスト(10)がこの事を認識する事を可能とする。同様に、それぞれのセルのステータスフィールド(34)、そしてカウンタ(24)に関していうと、あるセル(14)のカウンタ(24)が0となったとき、セル(14)はすべてのポート(18)からすでに読み込まれ、このセルに関連したメモリー空間は未使用状態に戻す事ができる。このようにして、ポート(18)をリンクリスト(10)のマルチキャストから外すには、そのポート(18)に対応する書き込みポインタ(22)の基準ステータスフィールドのビット(32)をクリアしさえすればよく、古い値を保持する必要はない。次のセル(14)がリンクリスト(10)に書かれた時には、古いカウンタの値ではなく、新しいステータスフィールドを受け取る。それぞれの新しく到着するセルは新しいステータスフィールドを受け取り、カウンタの値はステータスフィールド(34)の中でセットされているビット(32)の数に等しくなる。1度ステータスフィールドが付け加えられると、フルカウントの値は無用のものとなり、そのセルを配送しない事になっているポートの数をカウンタで保つ事だけが必要となる。ほとんどのセルのカウンタの値は0である。1つ若しくはいくつかのセルがマルチキャストから外されたとき、基準ステータスフィールドのそれらのポートに対応するビットがリセットされ、リストにある次のセルのカウンタには、その外されたポートの数がセットされる。セル(14)がポート(18)から読み込まれた時、ステータスフィールド(34)のビット(32)はリセットされる。もしステータスフィールド(34)が空でカウンタ(24)が0であった時、セル(14)を解放する事ができる。もしセル(14)がポート(18)から読み出され、ステータスフィールド(34)のビット(32)がセットされていない時には、そのポートはこのセルに関しては、取消されているポートなので、カウンタ(24)が1減らされ、同様にステータスフィールド(34)が空で、カウンタ(24)が0の時には、セル(14)を解放する事ができる。カウンタ(24)は各セル(14)と共にあるので、セル(14)が送り出される事ができるポートの数の最大値に対するものとして、それは、送出リストから外されるポート(14)の数の最大値を数えるために十分なサイズがあればよく、これによりカウンタのサイズは小さくできる。もし、あるセル(14)につ

いて取消しできるポート(14)の数の最大値が1であるとするのなら、それは1ビットのカウンターとなる。

【0033】一旦ステータスフィールド(34)が付け加えられると、フルカウントの値は無用のものとなる。そのセルを配送しない事になっているポートの数をカウンターで保つ事だけが必要となる。ほとんどのセルのカウンターの値は0である。1つ若しくはいくつかのセルがマルチキャストから外されたとき、基準ステータスフィールドのそれらのポートに対応するビットがリセットされ、リストにある次のセル(14)のカウンター(24)には、その外されたポートの数がセットされる。セル(14)がポート(18)から読み込まれた時、ステータスフィールド(34)の対応するビット(32)はリセットされる。もしステータスフィールド(34)が空で、さらにカウンター(24)が0であった時、セル(14)を解放する事ができる。

【0034】もしセル(14)がポート(18)から読み出され、ステータスフィールド(34)のビット(32)がセットされていない時には、そのポートはこのセル(14)に関する限り、除外されているポートなので、カウンター(24)が1減らされる。同様にステータスフィールド(34)が空でカウンター(24)が0の時にはセル(14)を解放する事ができる。カウンター(24)は各セル(14)に対応するように設けられているので、セル(14)が送り出されるべきポートの数の最大を数えるために十分な大きさがあればよく、これによりカウンターは小さくできる。もし、あるセル(14)に限って、外すことのできるポート(14)の数の最大が1であるとするのなら、それは1ビットのカウンターとなる。もしあるポートが外されていることが表示されており、また同時に外す事のできるポートの数は1つだけであるから、その外されているポートが、そのポートでなければならない。もしポート(14)がリンクリスト(10)を読み込まないようにされていないなら、停止ポインター(26)は除去され、ステータスフィールドのみが存在する。

【0035】また別の実施例においては、セル(14)は2つの種類のステータスフィールドを持つ事ができる。カウンター(24)又はそれに対応する停止ポインター(26)の必要性は除去される。この2種類のステータスフィールドのうち、1つはこれまでに述べたステータスフィールド(34)と同じものである。もう1つは、そのセルがポートから読み出される最後のセルかどうかを識別するビットをもつステータスフィールドである(それゆえ、このビットは停止用ポインターと同じく振舞う)。セル(14)が、対応するポート(18)から読み込まれる最後のセルであったとしても、そのセルも読み込まれるようにシステム(28)のプロトコルを作ることができる。もしくは、追加されたステータスフィールドによりポート(18)に対応する最後のセルであることがわかる場合には、そのセルを読まないように作ることもできる。ステータスフィールドを用いることは、相対的に言えば、操作において

引き算が必要なため、もっと複雑となるカウンターを用いる手法に比べて、単にビットを増やしたり減らしたりするだけという利点がある。ロジックの束縛とメモリーの束縛とのどちらがより重要であるかが、究極的には設定を決めることになる。

【0036】リンクリスト(10)のマルチキャストはシステム(28)によって作られ、図6に示されるのはシステム(28)の概要である。システム(28)はスケジューラ(36)を含む。スケジューラ(36)は、どのコネクションが読み込まれるかを、ラウンドロビン法や加重ラウンドロビン法や加重公平待ち行列法(weighted fair queuing)やバーチャルクロック法(virtual clock)などのスケジューリング手法により決定する。コントローラ(38)がポート(18)からセル(14)を送るように決定するたびに、スケジューラ(36)は呼び出される。コントローラ(36)は一般的な接続情報を更新して、使われていないセルの位置のリスト("free list")を作り、読込みコントローラ(40)と書込みコントローラ(42)から受け取った情報をもとに作られる接続ステータスをスケジューラ(36)に知らせ、読込みコントローラ(40)がどのコネクションを読むべきかを教える。読込みコントローラ(40)はポート番号とコネクション番号を与えられると、そのポートで、そのコネクションの次のセルを読み出す。

【0037】システム(28)は総合接続情報メモリー(44)を含む。図7にあるとおり、総合接続情報は、読込みおよび書込み情報エントリーへのポインターを含んでいる。これは、それらが同一メモリー内で総合接続情報の近くにならない場合、又はそれらが別々のメモリー内にあって、同一アドレスでない場合に生じる。ポートフィールド(port field)とポートカウント(port count)のエントリーが使われた場合には、これらは総合接続情報に属するか、接続書込み情報に属する(もし両方が存在する場合には、両者は総合情報と書込み情報の何れかと一緒であるか、または一方が夫々と一緒である)。

【0038】システム(28)の書込みコントローラ(42)は、入力からセルを受け取り、それをセルメモリー(46)

(図8、図9参照)に書き込む。そして接続書込み情報を更新して、(コントローラ(38)に制御されて)フリーリストからセル(14)を受け取ったり、返したりし、コネクションに新しいセル(14)が届いたこと、またどのコネクションにセルが届いたかをコントローラ(38)に知らせる。図8、図9において、セル(14)とそのデータは1つのメモリーへ一緒に、もしくは違うメモリーへ別々に、またそれぞれのデータの項目は同じアドレスに(番地はデータの項目で行われる)格納される。「違うメモリー」というのは物理的に別々の場所であってもよいし(別のチップ)、論理的に分けられていてもよい(同じメモリーの別々の領域でもよい。または等間隔にあってある、即ち偶数の番号が付けられた(単語やデータの項目)のすべてのアドレス0、2、4...はメモリーA

に、そして奇数の全てのアドレス 1、3、5、7 はメモリーBとする。この場合、項目“i”は、もし物理的なメモリーAに格納されるとしたら、物理アドレス“2*i”に、又、もし物理的な「メモリー」Bに格納されるとしたら、物理アドレス(2*i)+1に格納される)。

【0039】システム(28)は図10にあるような接続書き込み情報メモリーを含む。接続書き込み情報はそのコネクションのリンクリスト(10)の最後のセル(14c)へのポインターと、そのコネクションの次のセル(14)が書き込まれる場所へのポインターのそれぞれを含む(読込みポインタ(16)の最適化がされているかどうかによる)。それは、必要なものではあるが、総合接続情報には含まれていない”ポートフィールド”か”ポートカウンタ”フィールドをも含むことがある。

【0040】システム(28)は、図11、図12にあるように、接続読込み情報メモリー(50)からなる。接続読込み情報には、それぞれのポートに対してリンクリスト(10)の中のセル(14)へのポインターをもつエントリーがある。このセル(14)は、次にこのコネクションが与えられたポート(18)へセル(14)を出力しないといけなくなった時に、ポート(18)から読み出される。それぞれのエントリーは必要なら停止用ポインター(26)を持つ。コネクションは、セルが送り出されるそれぞれのポート(18)に対して、異なったVPI又はVCIを必要とすることもあるため、それぞれのエントリーは新しいヘッダーなどの追加情報を持つ。もし接続読込みエントリーが別々に格納されているとしたら、各ポート(18)の接続読込みエントリーを示すポインターを含んだポートナンバーによって、インデックスされるアレイ(array)があるのだろう。図7、10、11、12、13、14、15、16、17に記載されているように、さまざまなメモリーは物理的に別々の場所でもよいし、1つまたは複数の物理メモリーの中にある論理的なメモリーでも構わない。これらの図に関しては、次のような分類上の記号を用いている。

【0041】(3 & 4) 読込み/書込み情報が同じメモリー内の接続エントリーのすぐそばにない場合か、別々のメモリーの別々の場所に保持されている場合に限り必要となる。

【0042】(4) もし異なったポートのための読込み情報エントリーと一緒に保持されているとしたら、読込み情報ポインターはそのうちの一つを指してもよい。

(5) idが必要である。

【0043】図21を参照すると、ATMネットワーク(12)用のマルチキャストシステム(100)が描かれている。マルチキャストシステム(100)は少なくとも1つ目のATMセルポインター機構(62)を含む。マルチキャストシステム(100)はデータを持つ第1のATMセル(14a)を含む。第1のATMセルポインター機構(62)は第1のATMセル(14a)を指す。マルチキャストシステム(100)は第1のATMセル(14a)のための第1のアドレス(66)を

持つ第1のノード(64)とノードアドレスポインター(68)を更に含む。第1のATMセルポインター機構(62)は第1のノード(64)を指し示す。マルチキャストシステム(100)は第1のATMセル(14a)のための第2のアドレス(71)をもつ第2のノード(70)からなる。第1のノード(64)のノードアドレスポインター(68)は第2のノード(70)を指し示す。第1、第2のノードのアドレスはリンクリスト(72)を作る。マルチキャストシステム(100)は、第1のATMセルポインター機構(62)と、第1のノード(64)と、第2のノード(70)を制御するコントローラ(300)からなる。コントローラ(300)は、第1のATMセル(14a)がポート(18)を通して第1のアドレス(66)に送られ、そして第2のアドレス(71)に送られるようにする。

【0044】第1のATMセルポインター機構(62)は、第1のATMセル(14a)を指す第1のセル読込みポインタ(16)を含むことが望ましい。また第1のATMセルポインター機構(62)は、第1のATMセル(14a)が送り出される先のアドレスを並べたリンクリスト(72)の中のノードを指すアドレスポインター(74)を含むことが望ましい。

【0045】アドレスのリンクリスト(72)のそれぞれのノードは、新しいVPI情報、新しいVCI情報、接続終了をあらわすビット、リンクリストの最後のエントリのアドレスを示すビットからなることが望ましい。もしノードの中の終了ビットがセットされ、アドレスポインター(74)がそのノードを指しているとしたら、第1のATMセル(14a)をコントローラ(300)がそのノードの中のVPI/VCI情報にしたがって配送するが、そうでない場合には第1のATMセル(14a)はVPI情報だけにしたがって配送される。もし、アドレスのリンクリストの最後のエントリーがそのノードにセットされているとしたら、第1のATMセル(14a)を配送した後、第1のセル読込みポインタ(16a)はコントローラ(300)によって第2のATMセル(14b)を指すように変更される。

【0046】この発明はATMセル(14)をマルチキャストする手法を含む。この手法は第1のATMセル(14a)が送り出されるべき第1のアドレス(66)をもつ第1のノード(64)を読み込む段階を含む。そして、第1のATMセル(14a)をポート(18)から第1のアドレス(66)へと送り出す段階がある。次に第1のATMセル(14a)が送り出されるべき第2のアドレスを持つ第2のノード(70)を読み込む段階がある。そして、第1のATMセル(14a)をポート(18)から第2のアドレス(71)へと送り出す段階がある。

【0047】以下の表は図21に関するセルの転送の例と、それに対応するポインターの変化の様子をあらわしている。表においては、アドレスポインター(74)はVPI/VCIリストエントリーへのポインターと呼ばれ、ノードアドレスポインター(68)は次のVPI/VCIリストエントリーへのポインターと呼ばれる。

【0048】

* * 【表1】

1.VPI2、VCI2と一緒に 伝送されたセルA ₁	エントリー2に対するポイント に変更されたVPI/VCIリストエ ントリーに対するポインター
2.VPI3、VCI1と一緒に 伝送されたセルA ₁	エントリー3に対するポイント に変更されたVPI/VCIリストエ ントリーに対するポインター
3.VPI4、VCI4と一緒に 伝送されたセルA ₁	エントリー1に対するポイント に変更されたVPI/VCIリストエ ントリーに対するポインター
4.VPI2、VCI2と一緒に 伝送されたセルA ₂	エントリー2に対するポイント に変更されたVPI/VCIリストエ ントリーに対するポインター
5.VPI3、VCI1と一緒に 伝送されたセルA ₂	エントリー3に対するポイント に変更されたVPI/VCIリストエ ントリーに対するポインター
6.VPI4、VCI4と一緒に 伝送されたセルA ₂	エントリー1に対するポイント に変更されたVPI/VCIリストエ ントリーに対するポインター

【0049】第2ノード(70)を読む工程の前に、第2ノード(70)に対して示す第1ノード(60)に関連したノードアドレスポインター(68)を読む工程を設けることが望ましい。第1と第2ノードは、アドレスの繋がった(linked)リストを形成する。第1ノード(64)を読む工程の前に、第1ATMセル(14a)に対して示す第1ATMセル読み込みポインタ(16a)を読む工程を設けることが望ましい。第1ノード(64)を読む工程の前に、第1ノード(64)のアドレスポインター(74)を読む工程がある。

【0050】第1アドレス(66)が最後のアドレスである場合は、伝送工程の前に、第1ATMセル(14a)へ新しいVPIとVCIを挿入することがある。そうしないと、第1ATMセル(14a)は、第1ノード(64)からのVPI情報だけしか伝送されないからである。第1ノード(64)を示す第1アドレスポインター(74)を読む工程の後で、アドレスポインター(74)に第2ノード(70)を指させる工程がある。

【0051】第1ATMセル(14a)を第2アドレス(71)へ伝送する工程の後、ノードがアドレスのリンクリスト(72)中の、最後のエントリーになるまで、第1ポート(18)から第1ATMセル(14a)を順次追加アドレス、追加ノード及びアドレスのリンクリスト(72)へ伝送する工程があるのが望ましい。しかる後、ATMセル読み込みポインタ(14)が第2ATMセル(14b)を示す工程が有る。次に、アドレスポインター(74)をアドレスのリンクリスト(72)の第1ノード(64)へ示させる工程がある。

【0052】本発明は、ATMセル(14)をマルチキャス

トする方法に関するものである。この方法は、第1ATMセル読み込みポインタ(16a)が示している第1ATMセル(14a)を読み込む工程を含んでいる。しかる後、第1工程(18a)から出力された第1ATMセル(14)を第1アドレス(66)へ伝送する工程がある。次に、第1ATMセル(14a)を第1ポート(18a)から出力し、第2アドレス(71)へ伝送するべきか否かを判断する工程がある。次に第1ポート(18)から出力された第1ATMセル(14a)がアドレスへの伝送を完了した場合に、第2ATMセル(14b)を示すセルポインター(20)を読み込む工程がある。第1ATMセルには、セルポインター(20)を含み、セルポインターの読み込み工程には、第2ATMセル(14b)を示す、第1ATMセル(14a)のセルポインター(20)を読み込む工程を含むことが望ましい。セルポインター(20)を読み込む工程の後、第2ATMセル(14b)を読み込む工程がある。望ましくはノードアドレスポインター(68)を読み込む工程の後で、第2ノード(70)の第2アドレス(71)を読み込む工程があるのがよい。

【0053】本発明は図22に示すように、ATMネットワーク(12)に対するマルチキャストシステム(200)に関するものである。マルチキャストシステム(200)は、第1ポート(18a)に関連した第1ATMセルポインター機構(62)を含んでいる。マルチキャストシステム(200)はまた、少なくとも第1ポート(18b)に関連した第2ATMセルポインター機構(76)を含んでいる。マルチキャストシステム(200)はまた、少なくとも第1ATMセル(14a)を含んでいる。第1ATMセルポインター機構(6

2)と第2ATMセルポインター機構(76)は、第1ATMセル(14a)を示す。第1アドレス(66)とノードアドレスポインター(68)を具えた第1ノード(64)がある。第1ATMセルポインター機構(72)は、第1ノード(64)を示す。第2アドレス(71)を有する第2ノード(70)がある。第1ノード(64)のノードアドレスポインター(68)は、第2ノード(70)を示す。第1及び第2ノードは、アドレスのリンクリスト(72)を構成する。第1ATMセル(14a)は、セルポインター(20)を有することが望ましい。マルチキャストシステム(200)は、第2ATMセル(14b)を含むことが望ましい。第1ATMセル(14a)のセルポインター(20)は、第2ATMセル(14b)を示す。第1ATMセル(14a)と第2ATMセル(14b)は、ATMセル(14)のリンクリスト(10)を形成する。マルチキャストシステム(200)は、いつポインターが読み込まれるべきか、ATMセル(14)がどのアドレスと一緒に、いつポート(18)から出力されるかを制御するコントローラ(250)を含む。マルチキャストシステム(200)は、またATMセル(14)のリンクリスト(10)中の最後のATMセル(14)を示す書き込みポインター(26)を有することが望ましい。

【0054】望ましい実施例の操作に於ては、ATMセルは次の様にして記録される。ATMネットワーク(12)からのATMセル(14)は、図18に示すようにバッファ書き込み論理回路(202)に受取られる。該バッファ書き込み論理回路は、接続特定情報(203)を検索して、接続ポインター情報(204)の位置を決定し、ATMセル(14)が属すべき接続を決定する。そしてそれは、ATMセルバッファ(205)に対する単一の時間をセル(14)へ書き込み、セル(14)の存在を表示するため接続ポインター情報(204)を更新する。

【0055】ATMセル(14)が特定の出力ポート(18)に対して読み込まねばならない場合、バッファ読み込み論理回路(200)は、接続ポインター情報(204)を検索し、与えられた接続を求め、ポート(18)から出力するため、アドレスリンクリスト(72)に対するアドレスポインター(24)を見つける。それは、アドレスポインター(74)を用いて、アドレスリンクリスト(72)中のノードを見つける。

【0056】もしそのノードが最終の接続を表示するビット(214)のセットであった場合、ノードから新VPI(212)と新VCI(213)が伝送されたセルへ挿入される。それ以外の場合では、新VPI(212)だけが伝送セル(14)へ挿入される。(セルのVCIは、それがATMセルネットワーク(12)から到着した時点から変更されないままである。)

【0057】セル(14)の伝送の為、正しいVPI/VCIが一旦決められると、アドレスリンクリスト(72)に対するポインターはノードのポインター(68)に記録されていた値が与えられ、従って、リスト(72)への次のエンタリーは、次のセル(14)の伝送の為に使われる。

【0058】最終エンタリーを表示するビット(215)が

ノードにセットされている場合、ノードアドレスポインター(68)は、アドレスリンクリスト(72)中の第1ノード(64)に戻って示す。セル(14)がアドレスリンクリスト(72)中の最終ノードを用いて伝送された後、接続ポインター情報(204)中のATMセル読み込みポインター(16)は更新されて、与えられた接続に対するATMセルバッファ(205)中の次のセル(14)を示す。

【0059】結局、ATM接続の所定出力ポート(18)がn個のエンタリーを伴ったアドレスリンクリストを示す場合、その接続に対する各ATMセル(14)は当該出力ポートによってn回伝送され、この場合、各伝送はアドレスリンクリスト(72)のそれぞれ次のエンタリーに記録されているVPI(及び多分VCI)を用いて行われる。

【0060】アドレスリンクリスト(72)にエンタリーを加え、又は除去することについて、接続の所定出力ポート(18)に対するアドレスリンクリスト(72)は輪状に繋がったリストによって構成される。それはノードの各ノードアドレスポインター(18)によって、アドレスリンクリスト(72)中の次のノードを示している。そして最終ノードはアドレスリンクリスト(72)中の第1ノード(64)に戻って示している。

【0061】今存在するアドレスリンクリスト(72)に対してノードを付け加えるには、次の工程を実行せねばならない。

1. アドレスリンクリスト(72)の内部にて新しいノードを作り出す。この新ノードはXによって表示する。
2. ノードXのノードアドレスポインター(68)をノードXの次のノードに変更し、それによって既にノードXが加えられてるリストの要素になっている或るノード(以下Yと表す)を示す。

【0062】もしノードXがアドレスリンクリスト(72)中の唯一のノードである場合は、ノードをそれ自身へ示し、VPI/VCIリスト表示ビット(215)への最終エンタリーを1に設定する。

3. ノードXをリストへ挿入するために、ノードアドレスポインター(68)をアドレスリンクリスト(72)中のノードのエンタリーYを示している次のノードアドレスポインター(68)に変更する。これによって、それは替りにエンタリーXを示す。

【0063】現在のアドレスリンクリスト(72)からノードを除去するために次の工程を実行せねばならない。

【0064】除去されるべきエンタリーは、エンタリーBと表す。ノードBを示すノードは、ノードAと表す。ノードBによって示されるノードは、ノードCと表す。

1. ノードAのノードアドレスポインター(68)を切替え、ノードBではなくノードCを示すように為す。もしVPI/VCIリスト中の最終ノード表示ビット(215)をノードBにセットされると、VPI/VCIリスト中の最終ノード表示ビット(215)がノードAにセットされる。

2. ノードAはもはや必要でないこと、そして壊される

ことを確認するため、設定コネクションの為のコネクションポインター情報(204)中のアドレスポインター(74)はノードBを示していないことを確認せねばならない。これは次の二つの方法によって実行できる。

2 a. ノードBを示している任意のアドレスポインター(74)を切替え、それがノードCを示すことを見る。

2 b. 設定コネクションの為の少なくとも一つのATMセルが、コネクションの各出力(18)によって伝送されたことを確認するのに十分な時間待つ。セル(14)が伝送される度に設定出力のアドレスポインター(74)は、その値を変え、アドレスポインター(74)が一旦値を変えると、それは決してノードBを再び示すことはないからである。なぜならノードBはもはやアドレスリンクリスト(72)の一部ではないからである。

【0065】複数アドレスの複数ポートの利用を示す例と、図22を参照することによって、コネクションAのための3つのセルが記憶されている。(セルA1、A2、A3そしてセルのリンクリストを構成する)。各セルはセルポインター(20)を有しており、それは同一コネクションの次のセルを示す。最後のセルはコネクションAのための次の新しいセルを記憶すべき記憶位置を示す。各セルは、上記した如きポートフィールドのある形式を含んでおり、これはセルが占めている記憶スペースが他の目的に利用される以前に、どのポート(18)がセルを読み込まねばならないかということについてトラックを保持する。

【0066】セル書込みポインター(26)は、次の取り入れたセルを配置すべき記憶位置を示す。このコネクションの為にポート0はセルA1を伝送し、(ポート0によってセル読みポインター(16)が示され)、セル2及びセル3へと続く。各セルは3回の伝送を受ける。その1回は、VPI/VCIリストエントリーV1からのアドレスと一緒にであり(ポート0によってアドレスポインター(74)が示され)、次の転送はV2からのアドレスと一緒にであり、そして次の転送はV3からのアドレスと一緒にである(V1、V2、V3は完全なアドレスリンクリストを構成する)。

【0067】ポート1のセル読みポインター(16)は、セルA2を示す。これはセルA1の伝送がポート1の為に既に完了したことを意味する。ポート1は残りのセル(セルA2とA3)を伝送する。各セルは2回の伝送を受ける。その1回はV4からのアドレスと一緒にであり、他の1回はV5からのアドレスと一緒にである。V4とV5はアドレスのリンクリスト(72)を構成する。説明の目的の為の上記実施例において、本発明を詳細に記載したが、そのような詳細な記載はひとえに上記目的の為であること、そして当該分野に於て通常の技術を有するものにとって、発明の精神と範囲から離れることなく、但し以下の請求の範囲の記載は別として、変更を加えることは可能であると理解すべきである。

【図面の簡単な説明】

【図1】ATMネットワークにおけるマルチキャストシステムの図式的な説明である。リンクリストの説明も示されている。

【図2】リンクリストの動的な流れを図式的に説明している。

【図3】リンクリストの動的な流れを図式的に説明している。

【図4】リンクリストの動的な流れを図式的に説明している。

【図5】リンクリストの動的な流れを図式的に説明している。

【図6】ATMネットワークにおけるマルチキャストシステムの図式的な説明である。

【図7】接続情報メモリの図式的な説明である。

【図8】セルメモリの図式的な説明である。

【図9】セルメモリの図式的な説明である。

【図10】書き込み用接続情報メモリの図式的な説明である。

【図11】読み込み用接続情報メモリの図式的な説明である。

【図12】読み込み用接続情報メモリの図式的な説明である。

【図13】書き込み用接続情報メモリの図式的な説明である。

【図14】接続情報メモリの図式的な説明である。

【図15】読み込み用接続情報メモリの図式的な説明である。

【図16】書き込み用接続情報メモリの図式的な説明である。

【図17】接続情報メモリの図式的な説明である。

【図18】この発明をもとにした実装のブロックダイアグラムである。ATM上を流れるセルは単一のもしくは複数の出力ポートに向けた複数のVPI/VCIをもつマルチキャストである。

【図19】接続ポインター情報の内容を示す。それぞれのコネクションのそれぞれの出力ポートに対して、ATMセルバッファから現在読み込まれているセルを指し示すための読み込み用セルポインターと、あるコネクションの出力ポートから次のセルの読みだし要求がきた時に利用されるVPI/VCIリストのエントリーを指し示すためのVPI/VCIリストへのポインターとが存在する。

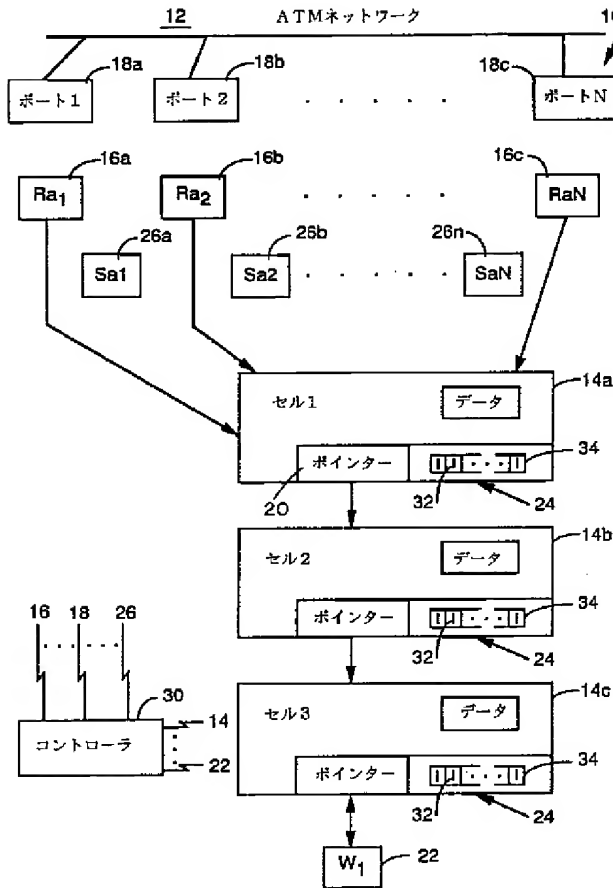
【図20】VPI/VCIリストの、あるエントリーの内容を示している。次のエントリーへのポインターは、次のセルを読み込む時に用いられるべき次のエントリー(すなわち次のVPI/VCI)を得る時に用いられる。接続終了ビットがセットされている時には、新しいVPIと新しいVCIの双方を現在読み込み中のセルから取り込む必要があることを示す(もしこのビットがセットされていないとすると、VPIは既に取り込まれているが、新しいVCIが現在

読み込み中のセルに取り込まれていないことを示す)。VPI/VCIリストの最終エントリ指示ビットがセットされて、このVPI/VCIエントリがVPI/VCIリストの最後のエントリであることを示している時には、このATMセルの複数のVPI/VCIに対するマルチキャストが終了したことを示す。

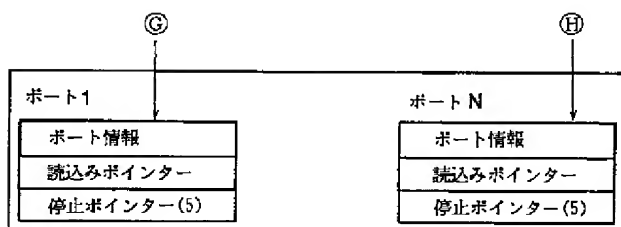
【図21】ATMセルを複数のVPI/VCIに対してマルチキャストする途中に発生する段階の例を示す。

【図22】複数のアドレスと複数のポートを含むATMセルを用いるためのマルチキャストシステムの図式的な説明を示す。

【図1】



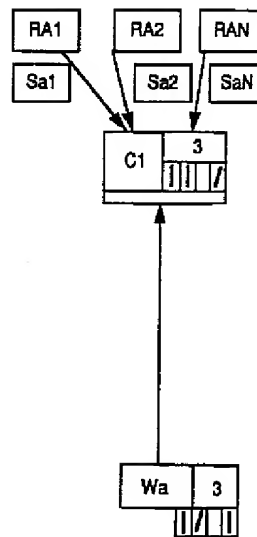
【図15】



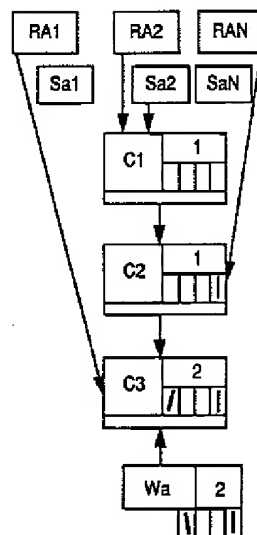
【符号の説明】

- (10) リンクリスト
- (12) ATMネットワーク
- (14) 第1セル
- (20) セルポインター
- (28) マルチキャスト
- (64) 第1ノード
- (66) 第1アドレス
- (68) ノードアドレスポインター
- (70) 第2ノード
- (71) 第2アドレス

【図2】

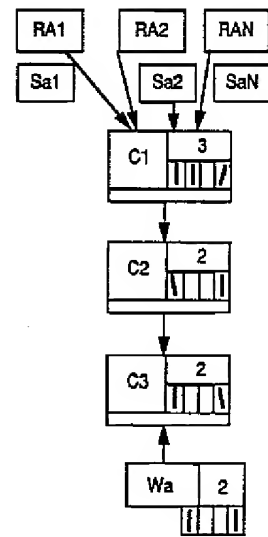


【図4】



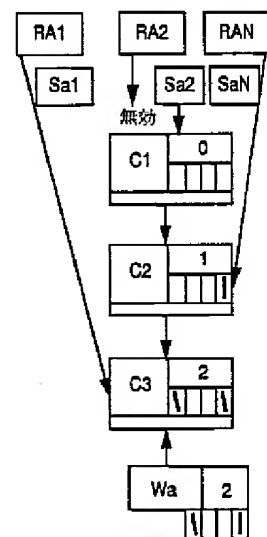
ポート1、1、Nを
読み取る

【図3】



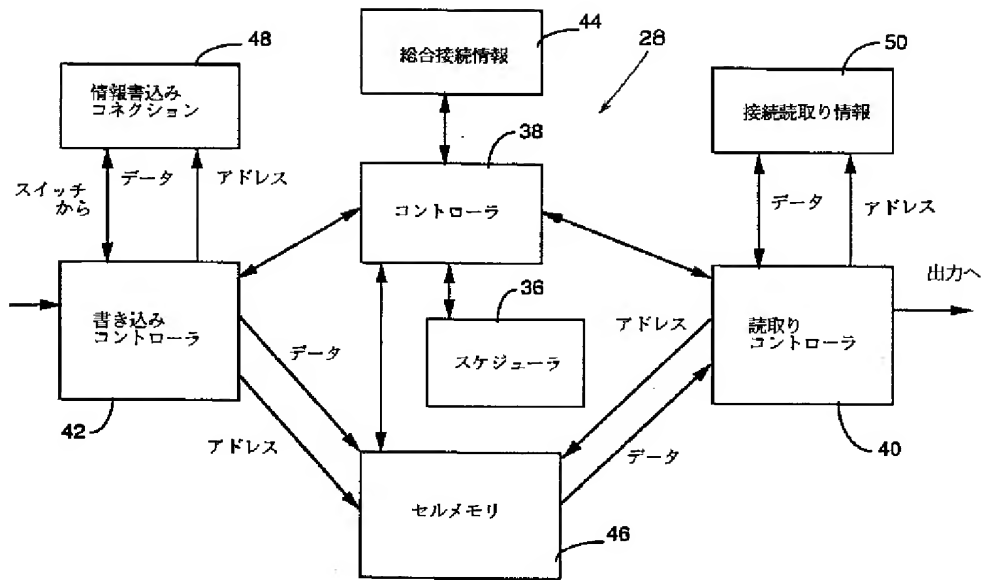
ポート2を外し、
セルC2、C3を追加する

【図5】

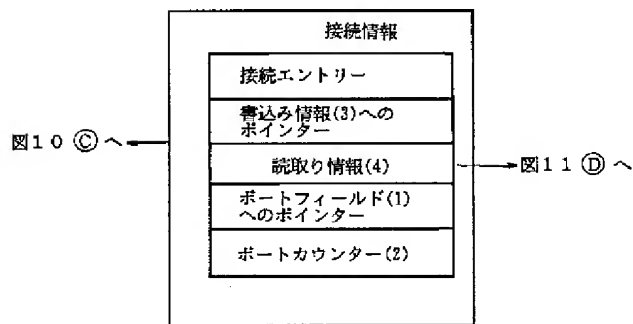


ポート2を読み取る
ポート2はC1を止めて、
解放する

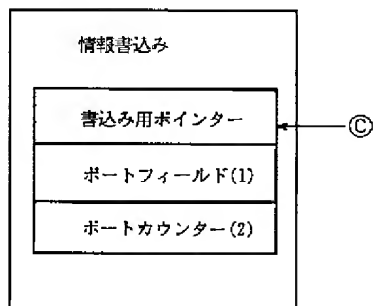
【図6】



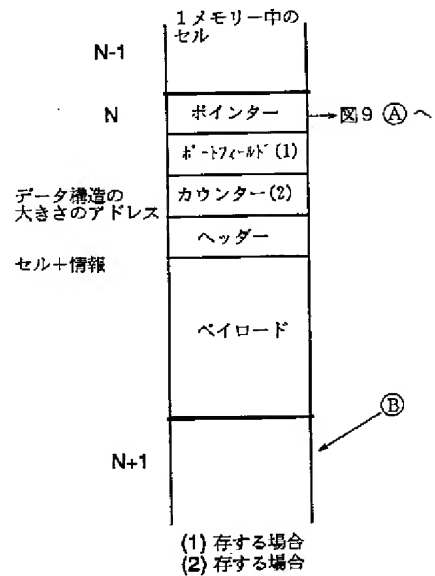
【図7】



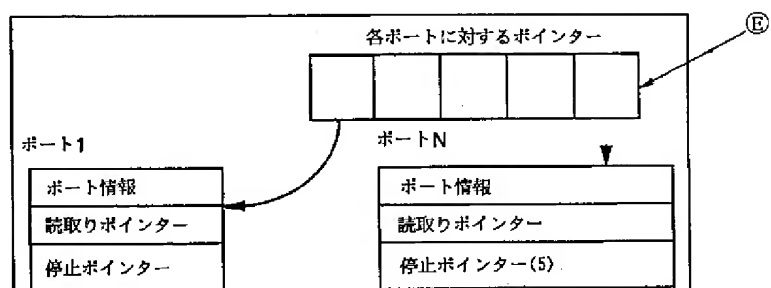
【図10】



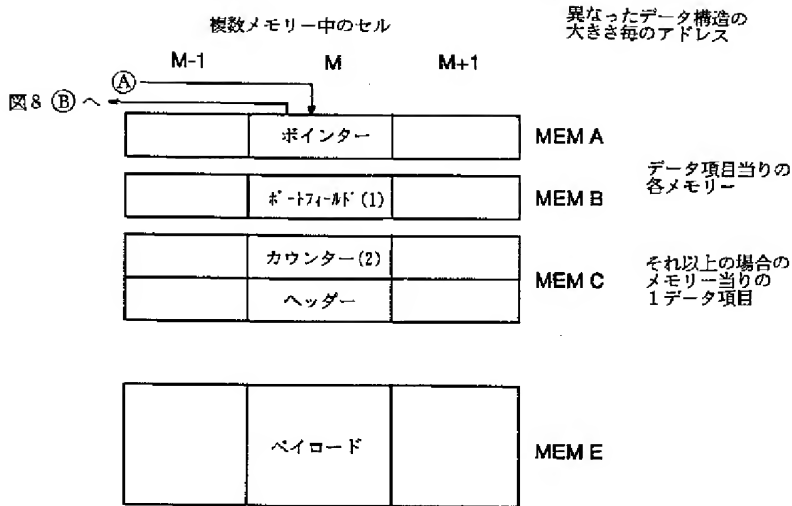
【図8】



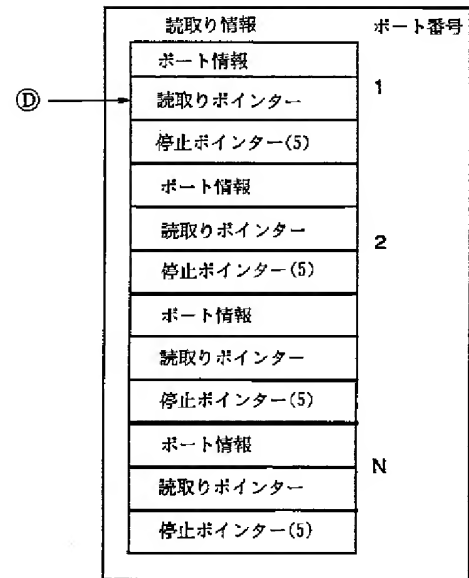
【図12】



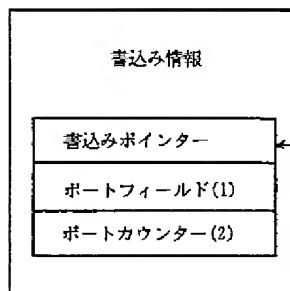
【図9】



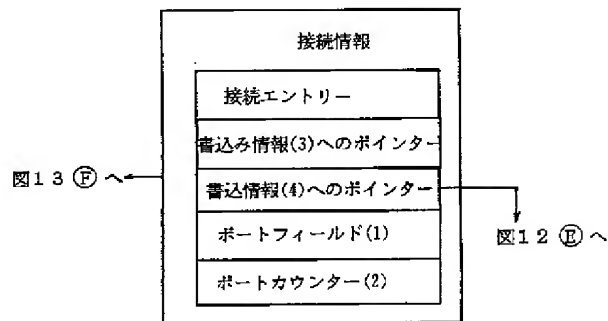
【図11】



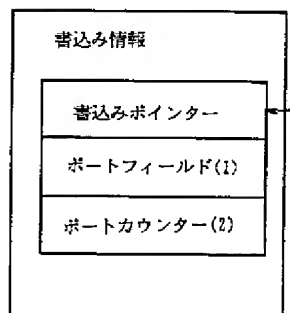
【図13】



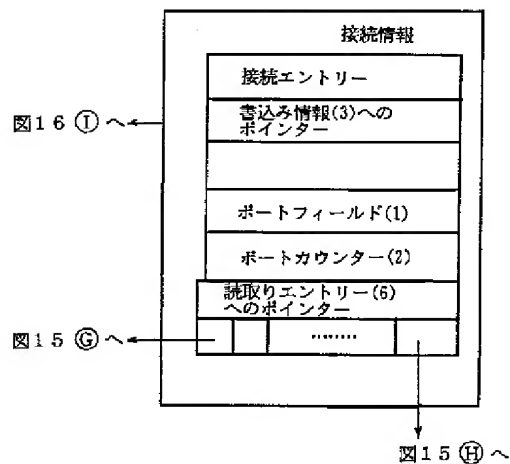
【図14】



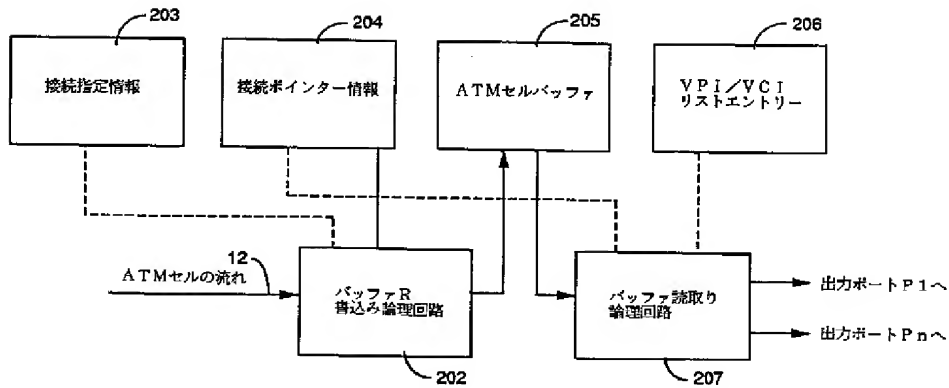
【図16】



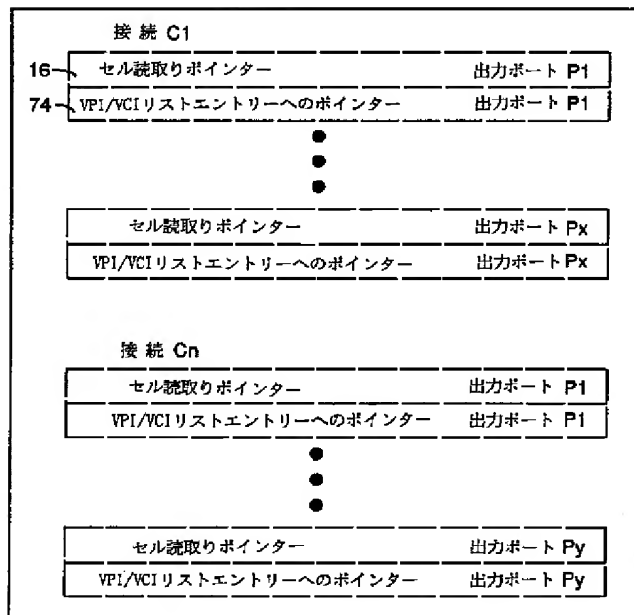
【図17】



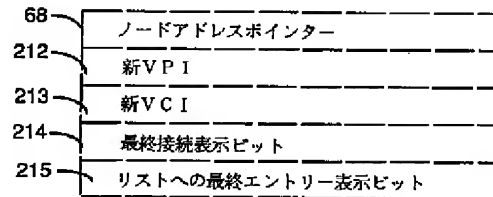
【図 18】



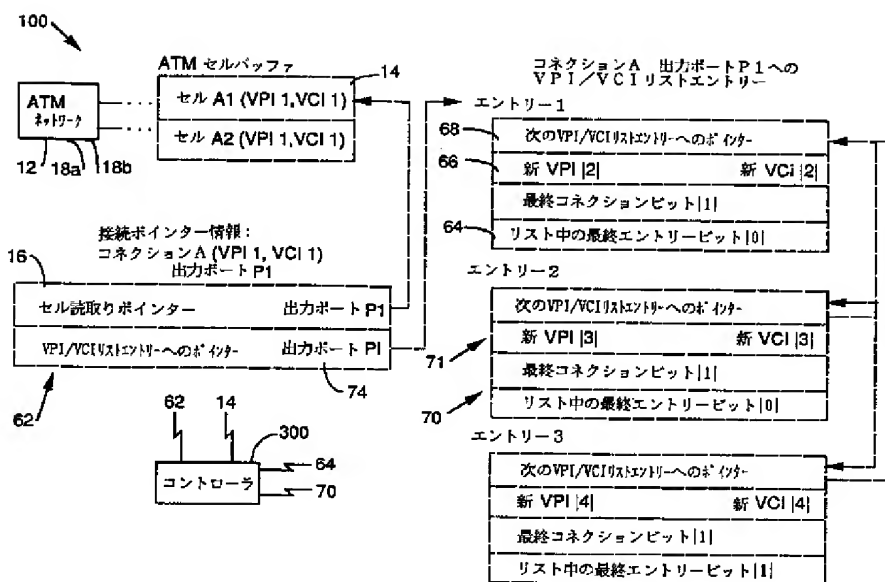
【図 19】



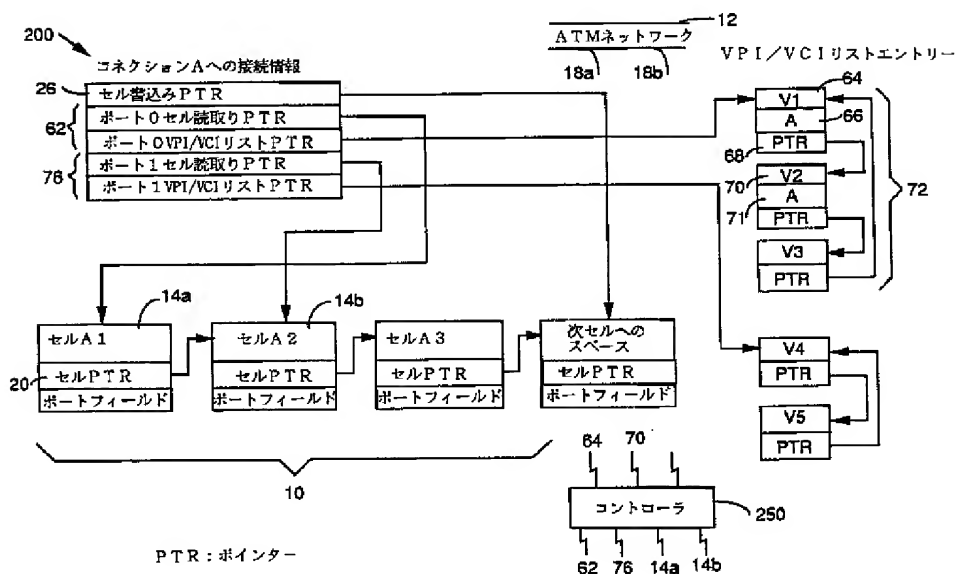
【図 20】



【図21】



【図22】



フロントページの続き

(72)発明者 ジョン シー. アール. ベネット
 アメリカ合衆国 15217 ペンシルベニア,
 ピッツバーグ, ドーゼル プレイス
 6525, # 2